

DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

013159830 **Image available**

WPI Acc No: 2000-331703/ 200029

XRAM Acc No: C00-100628

XRPX Acc No: N00-249816

Electron emitting element for image forming apparatus, has bismuth oxide particle on bottom of substrate and silicon dioxide to conductive thin film contacting surface

Patent Assignee: CANON KK (CANO)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2000082384	A	20000321	JP 98254347	A	19980908	200029 B

Priority Applications (No Type Date): JP 98254347 A 19980908

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2000082384	A	15	H01J-001/316	

Abstract (Basic): **JP 2000082384 A**

NOVELTY - The conductive thin film (4) consisting of platinum group metals, is formed over the substrate (1). The conductive film contacting surface of the substrate comprises silicon dioxide and bottom portion of the substrate includes bismuth oxide particle.

USE - For image forming apparatus.

ADVANTAGE - As lower portion of substrate comprises bismuth oxide particle, electric heat resistance temperature is enhanced and manufacturing process is reduced. As efficient electric heat resistance temperature is obtained in less manufacturing process, manufacturing cost of electron emitting element is reduced.

DESCRIPTION OF DRAWING(S) - The figure shows the top view of electron emitting element.

Substrate (1)

Conductive thin film (4)

pp; 15 DwgNo 1/16

Title Terms: ELECTRON; EMIT; ELEMENT; IMAGE; FORMING; APPARATUS; BISMUTH; OXIDE; PARTICLE; BOTTOM; SUBSTRATE; SILICON; CONDUCTING; THIN; FILM; CONTACT; SURFACE

Derwent Class: L03; V05

International Patent Class (Main): H01J-001/316

International Patent Class (Additional): H01J-009/02; H01J-031/12

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-C03

Manual Codes (EPI/S-X): V05-D01C5; V05-D05C5

Derwent Registry Numbers: 1501-U; 1694-U



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-82384

(P2000-82384A)

(43)公開日 平成12年3月21日 (2000.3.21)

(51)Int.Cl.

H 01 J 1/316
9/02
31/12

識別記号

F I

H 01 J 1/30
9/02
31/12

テーマコード(参考)

E 5 C 0 3 6
E
C

審査請求 未請求 請求項の数 6 OL (全 15 頁)

(21)出願番号 特願平10-254347

(71)出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(22)出願日 平成10年9月8日 (1998.9.8)

(72)発明者 中村 久美

東京都大田区下丸子3丁目30番2号 キヤ
ノン株式会社内

(74)代理人 100065385

弁理士 山下 積平

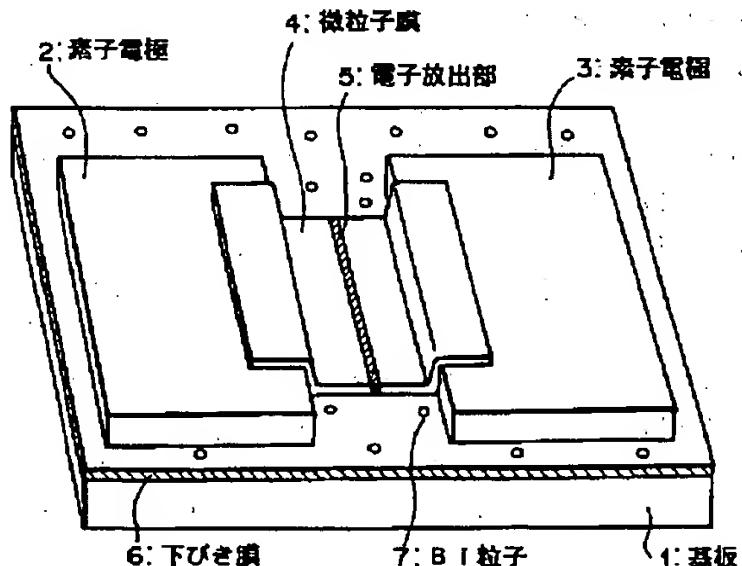
Fターム(参考) 50036 EE02 EE14 EF01 EF06 EF09
EG12 EH04 EH06 EH08 EH11

(54)【発明の名称】電子放出素子、電子源及び画像形成装置並びに電子放出素子の製造方法

(57)【要約】

【課題】電気的な耐熱温度が高い電子放出素子を提供する。

【解決手段】基板上に、一対の素子電極と、素子電極間に電子放出部を有する導電性薄膜が形成された表面伝導型電子放出素子において、導電性薄膜が白金族元素から成り、基板上の少なくとも導電性薄膜と接する表面に、 SiO_2 を主たる成分とし、かつ、酸化ビスマスを含有した下びき膜を有する。



【特許請求の範囲】

【請求項1】 基板上に、一対の素子電極と、該素子電極間に電子放出部を有する導電性薄膜が形成された電子放出素子において、

該導電性薄膜が白金族元素から成り、

前記基板上の少なくとも前記導電性薄膜と接する表面上に、 SiO_2 を主たる成分とし、かつ、酸化ビスマス粒子を含有した下びき膜を有することを特徴とする電子放出素子。

【請求項2】 前記白金族元素がPdであることを特徴とする請求項1に記載の電子放出素子。

【請求項3】 前記下びき膜内部に含まれる酸化ビスマス粒子のうち、前記導電性薄膜と接する表面に存在する酸化ビスマス粒子が、前記導電性薄膜に含まれる金属全体を100m \times 1%とした場合、1~10m \times 1%の範囲であることを特徴とする請求項1または2に記載の電子放出素子。

【請求項4】 請求項1乃至3のいずれか1項に記載の電子放出素子を複数備え、更に、該複数の電子放出素子から放出される電子線を情報信号に応じて変調する変調手段を備えることを特徴とする電子源。

【請求項5】 請求項4に記載の電子源を備えることを特徴とする画像形成装置。

【請求項6】 基板上に、一対の素子電極と、該素子電極間に電子放出部を有する導電性薄膜が形成された電子放出素子の製造方法において、

前記基板上の少なくとも導電性薄膜と接することになる表面上に、 SiO_2 を主たる成分とし、かつ、酸化ビスマス粒子を含有した下びき膜を形成するステップを有することを特徴とする電子放出素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、表面伝導型電子放出素子、該電子放出素子を用いた電子源、該電子源を用いた画像形成装置に関するものである。

【0002】

【従来の技術】 従来より、電子放出素子としては大別して熱電子放出素子と冷陰極電子放出素子を用いた2種類のものが知られている。冷陰極電子放出素子には電界放出型(以下、「FE型」という。)、金属/絶縁層/金属型(以下、「MIM型」という。)や表面伝導型電子放出素子等がある。FE型の例としてはW.P.Dyke & W.W.Dolan, "Field Emission", Advance in Electron Physics, 8, 89(1956)、あるいは、C.A.Spindt, "Physical Properties of Thin-Film Field Emission Cathodes with Molybdenum cones", J.Apply.Phys., 47, 5248(1976)等に開示されたものが知られている。MIM型の例としてはC.A.Mead, "Operation of Tunnel-Emission Devices", J.Apply.Phys., 32, 646(1961)等に開示されたものが知られている。表面伝導型電子放出素子型の例として

は、M.I.Elinson, Recio Eng.ElectronPhys., 10, 1290(1965)等に開示されたものがある。表面伝導型電子放出素子は、基板上に形成された小面積の薄膜に、膜面に平行に電流を流すことにより、電子放出が生ずる現象を利用するものである。この表面伝導型電子放出素子としては、前記エリンソン等による SnO_2 薄膜を用いたもの、Au薄膜によるもの[G.Dittmer: "Thin Solid Films", 9, 317(1972)]、 $\text{In}_2\text{O}_3 / \text{SnO}_2$ 薄膜によるもの[M.Hartwell and C.G.Fonstad: "IEEE Trans.ED Conf.", 519(1975)]、カーボン薄膜によるもの[荒木久他: 真空、第26巻、第1号、22頁(1983)]等が報告されている。

【0003】 これらの表面伝導型電子放出素子の典型的な例としてM.ハートウェルの素子構成を図1.6に模式的に示す。同図において1は基板である。4は導電性薄膜で、H型形状のパターンに、スパッタで形成された金属酸化物薄膜等からなり、後述の通電フォーミングと呼ばれる通電処理により電子放出部5が形成される。尚、図中の素子電極間隔Lは、0.5~1mm、Wは、0.1mmに設定されている。従来、これらの表面伝導型電子放出素子においては、電子放出を行う前に導電性薄膜4を予め通電フォーミングと呼ばれる通電処理によって電子放出部5を形成するのが一般的であった。即ち、通電フォーミングとは前記導電性薄膜4両端に直流電圧あるいは非常にゆっくりとした昇電圧例えれば1V/分程度を印加通電し、導電性薄膜を局的に破壊、変形もしくは変質せしめ、電気的に高抵抗な状態にした電子放出部5を形成することである。尚、電子放出部5は導電性薄膜4の一部に亀裂が発生しその亀裂付近から電子放出が行われる。前記通電フォーミング処理をした表面伝導型電子放出素子は、上述導電性薄膜4に電圧を印加し、素子に電流を流すことにより、上述電子放出部5より電子を放出せしめるものである。

【0004】

【発明が解決しようとする課題】 本出願人は、例えば特開平7-235255号公報に開示されているように、電子放出部を含む導電性薄膜を、素子電極とは別の適当な材質により形成するのが好ましいことを報告している。この導電性薄膜の材料としては、Pd等の白金族の金属またはその酸化物が好ましく用いられる。しかしながら、水素ガス等、該導電性薄膜の凝集を促進するガスを含む特定の雰囲気の下では、電気的な耐熱温度が40°C以下になってしまい、製造工程上の制約となる場合があった。なお、本明細書において、「電気的な耐熱温度」とは、導電性薄膜の凝集が進行し、導通がとれなくなる温度のことをさす。

【0005】 本発明は、電気的な耐熱温度が高い電子放出素子を提供することを目的とする。

【0006】

【課題を解決するための手段】 本発明は、上述した課題

を解決するために鋭意検討を行って成されたものであり、下述する構成のものである。即ち、本発明の表面伝導型電子放出素子は基板上に、一対の素子電極と、該素子電極間に電子放出部を有する導電性薄膜が形成された表面伝導型電子放出素子において、該導電性薄膜が白金族元素から成り、前記基板上の少なくとも前記導電性薄膜と接する表面に、 SiO_2 を主たる成分とし、かつ、酸化ビスマス粒子を含有した下びき膜を有することを特徴とする電子放出素子である。

【0007】また、該導電性薄膜は、白金族元素-Pd, Pt, Ruが好ましいが、Pdが特に好ましい。

【0008】上記白金族化合物としては、焼成可能な錯体または塩であれば特に制約されないが、水溶液中で安定なアミン錯体などが好ましい。

【0009】また、下びき膜は、 SiO_2 膜を主たる成分とし、内部に含まれる酸化ビスマス粒子のうち、導電性薄膜と接する表面に存在する酸化ビスマス粒子は、導電性薄膜に含まれる金属全体を 100 mol%とした場合、1~10 mol%となることが、好ましい。

【0010】更に、本発明は電子源、及び画像形成装置を包含する。

【0011】本発明の電子源は、入力信号に応じて電子を放出する電子源であって、上記の電子放出素子を基体上に複数個配置したもので、好ましくは、個々の素子の両端を配線に接続した電子放出素子の行を複数もち、更に、変調手段を有することを特徴とする。更に好ましくは、基体に互いに、電気的に絶縁された m 本の X 方向配線と n 本の Y 方向配線とに、該電子放出素子の一対の素子電極とを接続した電子放出素子を複数個配列したことを特徴とするものである。

【0012】本発明の画像形成装置は、入力信号にもとづいて、画像を形成するものであって、少なくとも、画像形成部材と上記の電子源より構成されたことを特徴とするものである。

【0013】【作用】本発明の電子放出素子の導電性微粒子膜 4 と基板 1 との間に酸化ビスマス粒子 7 を含む下びき膜 6 を設けることにより、電気的な耐熱温度が高くなる。これは、Bi が導電性微粒子膜と基板との間のバッファー層的な機能を果たし、微粒子膜の形状を安定化しているのではないかと推定される。この作用は Bi の融点の低温性 (271.3°C) または電子配置構造 (最深項⁴ S_{3/2}) に起因しているのではないかと推定している。

【0014】

【発明の実施の形態】以下、図面を参照しながら本発明を説明する。

【0015】本実施形態による表面伝導型電子放出素子の基本的構成には大別して、平面型及び垂直型の 2 つがある。まず、平面型表面伝導型電子放出素子について説明する。

【0016】図 1 は、本発明の表面伝導型電子放出素子の 1 例を示す模式図である（本発明の特徴を最も良く表す図を挙げる）。図 1 において、1 は基板、2、3 は素子電極、4 は電子放出部形成材料（微粒子膜）、5 は電子放出部、6 は下びき膜、7 は下びき膜中に析出した BiO 粒子である。

【0017】基板 1 としては、石英ガラス、Na 等の不純物含有量を減少したガラス、青板ガラス、青板ガラスにスパッタ法等により形成した SiO_2 を積層したガラス基板及びアルミナ等のセラミックス及び Si 基板等を用いることができる。

【0018】対向する素子電極 2、3 の材料としては、一般的な導体材料を用いることができる。これは例えば Ni, Cr, Au, Mo, W, Pt, Ti, Al, Cu, Pd 等の金属或は合金及び Pd, Ag, Au, RuO₂, Pd-Ag 等の金属或は金属酸化物とガラス等から構成される印刷導体、In₂O₃-SnO₂ 等の透明導電体及びポリシリコン等の半導体導体材料等から適宜選択することができる。

【0019】素子電極間隔 L、素子電極長さ W、導電性薄膜 4 の形状等は、応用される形態等を考慮して、設計される。素子電極間隔 L は、好ましく、数百 nm から数百 μm の範囲とることができ、より好ましくは、数 μm から数十 μm の範囲とができる。素子電極長さ W は、電極の抵抗値、電子放出特性を考慮して、数 μm から数百 μm の範囲とができる。素子電極 2、3 の膜厚 d は、数十 nm から数 μm の範囲とができる。

【0020】尚、図 1 に示した構成だけでなく、基板 1 上に、導電性薄膜 4、対向する素子電極 2、3 の順に積層した構成とすることもできる。

【0021】導電性薄膜 4 には、良好な電子放出特性を得るために、微粒子で構成された微粒子膜を用いるのが好ましい。その膜厚は、素子電極 2、3 へのステップカバレージ、素子電極 2、3 間の抵抗値及び後述するフォーミング条件等を考慮して適宜設定されるが、通常は、0.1 nm の数倍から数百 nm の範囲とするのが好ましく、より好ましくは 1 nm より 50 nm の範囲とするのが良い。その抵抗値は、Rs が 102 から 107 Ω/□ の値である。本願明細書において、フォーミング処理については、通電処理を例に挙げて説明するが、フォーミング処理はこれに限られるものではなく、膜に亀裂を生じさせて高抵抗状態を形成する処理を包含するものである。

【0022】本発明においては、導電性薄膜 4 を構成する材料は、白金族元素-Pd, Pt, Ru が好ましく、特に Pd が好ましい。

【0023】ここで述べる微粒子膜とは、複数の微粒子が集合した膜であり、その微細構造は、微粒子が個々に分散配置した状態あるいは微粒子が互いに隣接、あるいは

は重なり合った状態（いくつかの微粒子が集合し、全体として島状構造を形成している場合も含む）をとっている。微粒子の粒径は、0.1 nmの数倍から数百nmの範囲、好ましくは、1 nmから20 nmの範囲である。なお、本明細書では頻繁に「微粒子」という言葉を用いるので、その意味について説明する。小さな粒子を「微粒子」と呼び、これよりも小さなものを「超微粒子」と呼ぶ。「超微粒子」よりもさらに小さく原子の数が数百個程度以下のものを「クラスター」と呼ぶことは広く行われている。しかしながら、それぞれの境は厳密なものではなく、どの様な性質に注目して分類するかにより変化する。また「微粒子」と「超微粒子」を一括して「微粒子」と呼ぶ場合もあり、本明細書中での記述はこれに沿ったものである。「実験物理学講座14 表面・微粒子」（木下是雄 編、共立出版 1986年9月1日発行）では次のように記述されている。「本稿で微粒子と言うときにはその直径がだいたい2～3 μm程度から10 nm程度までとし、特に超微粒子というときは粒径が10 nm程度から2～3 nm程度までを意味することにする。両者を一括して単に微粒子と書くこともあるってけつて厳密なものではなく、だいたいの目安である。粒子を構成する原子の数が2個から数十～数百個程度の場合をクラスターと呼ぶ。」（195ページ22～26行目）付言すると、新技術開発事業団の“林・超微粒子プロジェクト”での「超微粒子」の定義は、粒径の下限はさらに小さく、次のようなものであった。「創造科学技術推進制度の“超微粒子プロジェクト”（1981～1986）では、粒子の大きさ（径）がおよそ1～100 nmの範囲のものを“超微粒子”（ultrafine particle）と呼ぶことにした。すると1個の超微粒子はおよそ 10^0 ～ 10^8 個くらいの原子の集合体ということになる。原子の尺度でみれば超微粒子は大～巨大粒子である。」（「超微粒子—創造科学技術—」株主税、上田良二、田崎明 編；三田出版 1988年2ページ1～4行目）「超微粒子よりさらに小さいもの、すなわち原子が数個～数百個で構成される1個の粒子は、ふつうクラスターと呼ばれる」（同書2ページ12～13行目）上記のような一般的な呼び方をふまえて、本明細書において「微粒子」とは多数の原子・分子の集合体で、粒径の下限は0.1 nmの数倍から1 nm程度、上限は数μm程度のものを指すこととする。

【0024】電子放出部5は、導電性薄膜4の一部に形成された高抵抗の亀裂により構成され、導電性薄膜4の膜厚、膜質、材料及び後述する通電フォーミング等の手法等に依存したものとなる。電子放出部5の内部には、0.1 nmの数倍から数十 nmの範囲の粒径の導電性微粒子が存在する場合もある。この導電性微粒子は、導電性薄膜4を構成する材料の元素の一部、あるいは全ての元素を含有するものとなる。電子放出部5及びその近傍の導電性薄膜4には、炭素及び炭素化合物を有すること

もできる。

【0025】次に、垂直型表面伝導型電子放出素子について説明する。図2は、本発明の表面伝導型電子放出素子を適用できる垂直型表面伝導型電子放出素子の一例を示す模式図である。

【0026】図2においては、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。21は、段差形成部である。基板1、素子電極2及び3、導電性薄膜4、電子放出部5は、前述した平面型表面伝導型電子放出素子の場合と同様の材料で構成することができます。段差形成部21は、真空蒸着法、印刷法、スパッタ法等で形成されたSiO₂等の絶縁性材料で構成することができる。段差形成部21の膜厚は、先に述べた平面型表面伝導型電子放出素子の素子電極間隔Lに対応し、数百nmから数十μmの範囲とすることができます。この膜厚は、段差形成部の製法、及び、素子電極間に印加する電圧を考慮して設定されるが、数十nmから数μmの範囲が好ましい。導電性薄膜4は、素子電極2及び3と段差形成部21作成後に、該素子電極2、3の上に積層される。電子放出部5は、図2においては、段差形成部21に形成されているが、作成条件、フォーミング条件等に依存し、形状、位置ともこれに限られるものでない。また、段差形成部21の表面には下びき膜6が形成されている。図においては、下引き膜6は、段差形成部21の全体に形成されているが、電子放出部5を形成する部位にあればよい。

【0027】上述の表面伝導型電子放出素子の製造方法としては様々な方法があるが、その一例を図3に模式的に示す。以下、図1及び図3を参照しながら製造方法の一例について説明する（図3においても、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。）。

【0028】基板1を洗剤、純水および有機溶剤等を用いて十分に洗浄し、基板上の少なくとも導電性薄膜4と接する表面に、下びき膜6を形成する。下びき膜6の主成分であるSiO₂膜は液体コーティング剤を用いて、塗布・浸漬法あるいは溶液の液滴を付与する等という形で形成するのが簡便である。この液体コーティング剤内に、Bi化合物を含有する水溶液、もしくはBiOを混合したものを基板1に塗布あるいは浸漬乃至は溶液の液滴を付与するという工程により生成する（図3(a)）。

【0029】その後、真空蒸着法、スパッタ法等により素子電極材料を堆積後、例えばフォトリソグラフィー技術を用いて基板1上に素子電極2、3を形成する（図3(b)）。素子電極の下に下びき膜はあってもなくても良いが、ない場合は素子電極作成後に下びき膜を形成しても良い。

【0030】素子電極2、3を設けた基板1に、有機金属溶液を塗布して、有機金属薄膜を形成する。有機金属

溶液には、前述の導電性膜4の材料の金属を主元素とする有機金属化合物の溶液を用いることができる。有機金属薄膜を加熱焼成処理し、リフトオフ、エッチング等によりパターニングし、導電性薄膜4を形成する(図3(c))。ここでは、有機金属溶液の塗布法を挙げて説明したが、導電性薄膜4の形成法はこれに限られるものでなく、真空蒸着法、スパッタ法、化学的気相堆積法、分散塗布法、ディッピング法、スピナーフラス法等を用いることもできる。

【003.1】つづいて、フォーミング工程を施す。このフォーミング工程の方法の一例として通電処理による方法を説明する。素子電極2、3間に、不図示の電源を用いて、通電を行うと、導電性薄膜4の部位に、構造の変化した電子放出部5が形成される(図3(d))。通電フォーミングによれば導電性薄膜4に局所的に破壊、変形もしくは変質等の構造の変化した部位が形成される。該部位が電子放出部5を構成する。通電フォーミングの電圧波形の例を図4に示す。

【003.2】電圧波形は、パルス波形が、好ましい。これにはパルス波高値を定電圧としたパルスを連続的に印加する図4(a)に示した手法とパルス波高値を増加させながら、電圧パルスを印加する図4(b)に示した手法がある。図4(a)におけるT₁及びT₂は電圧波形のパルス幅とパルス間隔である。通常T₁は1μsec～10msec、T₂は、10μsec～10msecの範囲で設定される。三角波の波高値(通電フォーミング時のピーク電圧)は、表面伝導型電子放出素子形態に応じて適宜選択される。このような条件のもと、例えば、数秒から數十分間電圧を印加する。パルス波形は三角波に限定されるものではなく、矩形波など所望の波形を採用することができる。図4(b)におけるT₁及びT₂は、図4(a)に示したのと同様とすることができます。三角波の波高値(通電フォーミング時のピーク電圧)は、例えば0.1V/ステップ程度づつ、増加させることができる。通電フォーミング処理の終了は、パルス間隔T₂中に、導電性薄膜2を局所的に破壊、変形しない程度の電圧を印加し、電流を測定して検知することができる。例えば0.1V程度の電圧印加により流れる素子電流を測定し、抵抗値を求めて、1MΩ以上の抵抗を示した時、通電フォーミングを終了させる。

【003.3】フォーミングを終えた素子には活性化工程と呼ばれる処理を施すのが好ましい。活性化工程とは、この工程により、素子電流I_f、放出電流I_eが、著しく変化する工程である。活性化工程は、例えば、有機物質のガスを含有する雰囲気下で、通電フォーミングと同様に、パルスの印加を繰り返すことで行うことができる。この雰囲気は、例えば油拡散ポンプやロータリーポンプなどを用いて真空容器内を排気した場合に雰囲気内に残留する有機ガスを利用して形成することができる他、イオンポンプなどにより一旦十分に排気した真空中

に適当な有機物質のガスを導入することによっても得られる。このときの好ましい有機物質のガス圧は、前述の応用の形態、真空容器の形状や、有機物質の種類などにより異なるため場合に応じ適宜設定される。適当な有機物質としては、アルカン、アルケン、アルキンの脂肪族炭化水素類、芳香族炭化水素類、アルコール類、アルデヒド類、ケント類、アミン類、フェノール、カルボン、スルホン酸等の有機酸類等を挙げることが出来、具体的には、メンタ、エタン、プロパンなどC_nH_{2n+2}で表される飽和炭化水素、エチレン、プロピレン、などC_nH_{2n}等の組成式で表される不飽和炭化水素、ベンゼン、トルエン、メタノール、エタノール、ホルムアルデヒド、アセトアルデヒド、アセトン、メチルエチルケトン、メチルアミン、エチルアミン、フェノール、蟻酸、酢酸、プロピオン酸等あるいはこれらの混合物が使用できる。この処理により、雰囲気中に存在する有機物質から、炭素あるいは炭素化合物が素子上に堆積し、素子電流I_f、放出電流I_eが、著しく変化するようになる。活性化工程の終了判定は、素子電流I_fと放出電流I_eを測定しながら、適宜行う。なおパルス幅、パルス間隔、パルス波高値などは適宜設定される。

【003.4】炭素及び炭素化合物とは、例えばグラファイト(いわゆるHOPG', PG(, GC)を含む)、HOPGはほぼ完全なグラファイトの結晶構造、PGは結晶粒が200Å程度で結晶構造がやや乱れたもの、GCは結晶粒が2.0Å程度になり結晶構造の乱れがさらに大きくなったものを指す。)、非晶質カーボン(アモルファスカーボン及び、アモルファスカーボンと前記グラファイトの微結晶の混合物を指す)であり、その膜厚は、50nm以下の範囲とするのが好ましく、30nm以下の範囲とすることがより好ましい。

【003.5】このような工程を経て得られた電子放出素子は、安定化工程を行うことが好ましい。この工程は、真空容器内の有機物質を排気する工程である。真空容器を排気する真空排気装置は、装置から発生するオイルが素子の特性に影響を与えないように、オイルを使用しないものを用いるのが好ましい。具体的には、ソープショーンポンプ、イオンポンプ等の真空排気装置を挙げることが出来る。前記活性化工程で、排気装置として油拡散ポンプやロータリーポンプを用い、これから発生するオイル成分に由来する有機ガスを用いた場合は、この成分の分圧を極力低く抑える必要がある。真空容器内の有機成分の分圧は、上記の炭素及び炭素化合物がほぼ新たに堆積しない分圧で1.3×10⁻⁶Pa以下が好ましく、さらには1.3×10⁻⁸Pa以下が特に好ましい。さらに真空容器内を排気するときには、真空容器全体を加熱して、真空容器内壁や、電子放出素子に吸着した有機物質分子を排気しやすくするのが好ましい。このときの加熱条件は、80～250°C好ましくは150°C以上で、できるだけ長時間処理するのが望ましいが、特にこの条

件に限るものではなく、真空容器の大きさや形状、電子放出素子の構成などの諸条件により適宜選ばれる条件により行う。真空容器内の圧力は極力低くすることが必要で、 1×10^{-5} Pa以下が好ましく、さらに $1 \cdot 3 \times 10^{-6}$ Pa以下が特に好ましい。

【0036】安定化工程を行った後の、駆動時の雰囲気は、上記安定化処理終了時の雰囲気を維持するのが好ましいが、これに限るものではなく、有機物質が十分除去されていれば、真空度自体は多少低下しても十分安定な特性を維持することが出来る。このような真空雰囲気を採用することにより、新たな炭素あるいは炭素化合物の堆積を抑制でき、また真空容器や基板などに吸着したH₂O、O₂なども除去でき、結果として素子電流I_f、放出電流I_eが、安定する。

【0037】上述した工程を経て得られた本発明を適用可能な電子放出素子の基本特性について図5、図6を参照しながら説明する。

【0038】図5は、真空処理装置の一例を示す模式図であり、この真空処理装置は測定評価装置としての機能をも兼ね備えている。図5においても、図1に示した部位と同じ部位には図1に付した符号と同一の符号を付している。図5において、5.5は真空容器であり、5.6は排気ポンプである。真空容器5.5内には電子放出素子が配されている。即ち、1は電子放出素子を構成する基体であり、2及び3は素子電極、4は導電性薄膜、5は電子放出部である。5.1は、電子放出素子に素子電圧V_fを印加するための電源、5.0は素子電極2、3間の導電性薄膜4を流れる素子電流I_fを測定するための電流計、5.4は素子の電子放出部より放出される放出電流I_eを捕捉するためのアノード電極である。5.3はアノード電極5.4に電圧を印加するための高圧電源、5.2は素子の電子放出部5より放出される放出電流I_eを測定するための電流計である。一例として、アノード電極の電圧を1kV～10kVの範囲とし、アノード電極と電子放出素子との距離Hを2mm～8mmの範囲として測定を行うことができる。

【0039】真空容器5.5内には、不図示の真空計等の真空中での測定に必要な機器が設けられていて、所望の真空中での測定評価を行えるようになっている。排気ポンプ5.6は、ターボポンプ、ロータリーポンプからなる通常の高真圧装置系と更に、イオンポンプ等からなる超高真圧装置系とにより構成されている。ここに示した電子源基板を配した真空処理装置の全体は、不図示のヒーターにより加熱できる。従って、この真空処理装置を用いると、前述の通電フォーミング以降の工程も行うことができる。

【0040】図6は、図5に示した真空処理装置を用いて測定された放出電流I_e、素子電流I_fと素子電圧V_fの関係を模式的に示した図である。図6においては、放出電流I_eが素子電流I_fに比べて著しく小さいの

で、任意単位で示している。なお、縦・横軸ともリニアスケールである。

【0041】図6からも明らかのように、本発明を適用可能な表面伝導型電子放出素子は、放出電流I_eに関する三つの特徴的性質を有する。

【0042】即ち、

(i) 本素子はある電圧(しきい値電圧と呼ぶ、図7中のV_{th})以上の素子電圧を印加すると急激に放出電流I_eが増加し、一方しきい値電圧V_{th}以下では放出電流I_eがほとんど検出されない。つまり、放出電流I_eに対する明確なしきい値電圧V_{th}を持った非線形素子である。

【0043】(ii) 放出電流I_eが素子電圧V_fに単調増加依存するため、放出電流I_eは素子電圧V_fで制御できる。

【0044】(iii) アノード電極5.4に捕捉される放出電荷は、素子電圧V_fを印加する時間に依存する。つまり、アノード電極5.4に捕捉される電荷量は、素子電圧V_fを印加する時間により制御できる。以上の説明より理解されるように、本発明を適用可能な表面伝導型電子放出素子は、入力信号に応じて、電子放出特性を容易に制御できることになる。この性質を利用すると複数の電子放出素子を配して構成した電子源、画像形成装置等、多方面への応用が可能となる。

【0045】図6においては、素子電流I_fが素子電圧V_fに対して単調増加する(以下、「MI特性」という。)例を実線に示した。素子電流I_fが素子電圧V_fに対して電圧制御型負性抵抗特性(以下、「VCNR特性」という。)を示す場合もある(不図示)。これら特性は、前述の工程を制御することで制御できる。本発明を適用可能な電子放出素子の応用例について以下に述べる。本発明を適用可能な表面伝導型電子放出素子の複数個を基板上に配列し、例えば電子源あるいは、画像形成装置が構成できる。電子放出素子の配列については、種々のものが採用できる。一例として、並列に配置した多数の電子放出素子の個々を両端で接続し、電子放出素子の行を多数個配し(行方向と呼ぶ)、この配線と直交する方向(列方向と呼ぶ)で、該電子放出素子の上方に配した制御電極(グリッドとも呼ぶ)により、電子放出素子からの電子を制御駆動するはしご状配置のものがある。これとは別に、電子放出素子をX方向及びY方向に行列状に複数個配し、同じ行に配された複数の電子放出素子の電極の一方を、X方向の配線に共通に接続し、同じ列に配された複数の電子放出素子の電極の他方を、Y方向の配線に共通に接続するものが挙げられる。このようなものは所謂単純マトリクス配置である。まず単純マトリクス配置について以下に詳述する。本発明を適用可能な表面伝導型電子放出素子については、前述したとおり(i)乃至(iii)の特性がある。即ち、表面伝導型電子放出素子からの放出電子は、しきい値電圧以上では、対向

する素子電極間に印加するパルス状電圧の波高値と幅で制御できる。一方、しきい値電圧以下では、殆ど放出されない。この特性によれば、多数の電子放出素子を配置した場合においても、個々の素子に、パルス状電圧を適宜印加すれば、入力信号に応じて、表面伝導型電子放出素子を選択して電子放出量を制御できる。

【0046】以下この原理に基づき、本発明を適用可能な電子放出素子を複数配して得られる電子源基板について、図7を用いて説明する。図7において、71は電子源基板、72はX方向配線、73はY方向配線である。74は表面伝導型電子放出素子、75は結線である。尚、表面伝導型電子放出素子74は、前述した平面型あるいは垂直型のどちらであってもよい。

【0047】m本のX方向配線72は、Dx1, Dx2, …, Dx_mからなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線73は、Dy1, Dy2, …, Dynのn本の配線よりなり、X方向配線72と同様に形成される。これらm本のX方向配線72とn本のY方向配線73との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している(m, nは、共に正の整数)。

【0048】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO₂等で構成される。例えば、X方向配線72を形成した基板71の全面或は一部に所望の形状で形成され、特に、X方向配線72とY方向配線73の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線72とY方向配線73は、それぞれ外部端子として引き出されている。

【0049】表面伝導型放出素子74を構成する一対の電極(不図示)は、m本のX方向配線72とn本のY方向配線73と導電性金属等からなる結線75によって電気的に接続されている。

【0050】配線72と配線73を構成する材料、結線75を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0051】X方向配線72には、X方向に配列した表面伝導型放出素子74の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線73には、Y方向に配列した表面伝導型放出素子74の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0052】上記構成においては、単純なマトリクス配

線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0053】このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図8と図9及び図10を用いて説明する。図8は、画像形成装置の表示パネルの一例を示す模式図であり、図9は、図8の画像形成装置に使用される蛍光膜の模式図である。図10は、NTSC方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック図である。

【0054】図8において、71は電子放出素子を複数配した電子源基板、81は電子源基板71を固定したりアプレート、86はガラス基板83の内面に蛍光膜84とメタルバック85等が形成されたフェースプレートである。82は、支持枠であり該支持枠82には、リアプレート81、フェースプレート86が低融点のフリットガラスなどを用いて、接合される。74は、表面伝導型電子放出素子である。72, 73は、表面伝導型電子放出素子の一対の素子電極と接続されたX方向配線及びY方向配線である。外囲器88は、上述の如く、フェースプレート86、支持枠82、リアプレート81で構成される。リアプレート81は主に基板71の強度を補強する目的で設けられるため、基板71自体で十分な強度を持つ場合は別体のリアプレート81は不要とすることができる。即ち、基板71に直接支持枠82を封着し、フェースプレート86、支持枠82及び基板71で外囲器88を構成しても良い。一方、フェースプレート86、リアプレート81間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器88を構成することもできる。

【0055】図9は、蛍光膜を示す模式図である。蛍光膜84は、モノクロームの場合は蛍光体のみから構成することができる。カラーの蛍光膜の場合は、蛍光体の配列によりブラックストライプあるいはブラックマトリクスなどと呼ばれる黒色導電材91と蛍光体92とから構成することができる。ブラックストライプ、ブラックマトリクスを設ける目的は、カラー表示の場合、必要となる三原色蛍光体の各蛍光体92間の塗り分け部を黒くすることで混色等を目立たなくすることと、蛍光膜84における外光反射によるコントラストの低下を抑制することにある。ブラックストライプの材料としては、通常用いられている黒鉛を主成分とする材料の他、導電性があり、光の透過及び反射が少ない材料を用いることができる。ガラス基板93に蛍光体を塗布する方法は、モノクローム、カラーによらず、沈澱法、印刷法等が採用できる。蛍光膜84の内面側には、通常メタルバック85が設けられる。メタルバックを設ける目的は、蛍光体の発光のうち内面側への光をフェースプレート86側へ鏡面反射させることにより輝度を向上させること、電子ビーム加速電圧を印加するための電極として作用させること、外囲器内で発生した負イオンの衝突によるダメージ

から蛍光体を保護すること等である。メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、「フィルミング」と呼ばれる。）を行い、その後A1を真空蒸着等を用いて堆積させることで作製できる。フェースプレート86には、更に蛍光膜84の導電性を高めるため、蛍光膜84の外側に透明電極（不図示）を設けてもよい。

【0056】前述の封着を行う際には、カラーの場合は各色蛍光体と電子放出素子とを対応させる必要があり、十分な位置合わせが不可欠となる。

【0057】図8に示した画像形成装置の製造方法の一例を以下に説明する。図11はこの工程に用いる装置の概要を示す模式図である。画像形成装置131は、排気管132を介して真空チャンバー133に接続され、さらにゲートバルブ134を介して排気装置135に接続されている。真空チャンバー133には、内部の圧力及び雰囲気中の各成分の分圧を測定するために、圧力計136、四重極質量分析器（Q-mass）137等が取り付けられている。画像表示装置131の外囲器88内部の圧力などを直接測定することは困難であるため、該真空チャンバー133内の圧力などを測定し、処理条件を制御する。真空チャンバー133には、さらに必要なガスを真空チャンバー内に導入して雰囲気を制御するため、ガス導入ライン138が接続されている。該ガス導入ライン138の他端には導入物質源140が接続されており、導入物質がアンプルやポンベなどに入れて貯蔵されている。ガス導入ラインの途中には、導入物質を導入するレートを制御するためのガス導入制御装置（導入制御手段）139が設けられている。ガス導入制御装置139としては具体的には、スローリークバルブなど逃す流量を制御可能なバルブや、マスフローコントローラーなどが、導入物質の種類に応じて、それぞれ使用が可能である。図11の装置により外囲器88の内部を排気し、フォーミングを行う。この際、例えば図12に示すように、Y方向配線73を共通電極141に接続し、X方向配線72の内の一つに接続された素子に電源142によって、同時に電圧パルスを印加して、フォーミングを行うことができる。パルスの形状や、処理の終了の判定などの条件は、個別素子のフォーミングについての既述の方法に準じて選択すればよい。また、複数のX方向配線に、位相をずらせたパルスを順次印加（スクロール）することにより、複数のX方向配線に接続された素子をまとめてフォーミングすることも可能である。図中143は電流測定用抵抗を、144は、電流測定用のオシロスコープを示す。フォーミング終了後、活性化工程を行う。外囲器88内は、十分に排気した後に有機物質がガス導入ランプ138から導入される。あるいは、個別素子の活性化方法として記述のように、まず油拡散ポンプやローターポンプで排気し、これによって真空雰囲気中に残留する有機物質を用いても良い。また、必要に

応じて有機物質以外の物質も導入される場合がある。この様にして形成した、有機物質を含む雰囲気中で、各電子放出素子に電圧を印加することにより、炭素あるいは炭素化合物、ないし両者の混合物が電子放出部に堆積し、電子放出量がドロステイックに上昇するのは、個別素子の場合と同様である。このときの電圧の印加方法は、上記フォーミングの場合と同様の結線により、一つの方向配線につながった素子に、同時の電圧パルスを印加すればよい。活性化工程終了後は、個別素子の場合と同様に、安定化工程を行うことが好ましい。外囲器88を加熱して、80～250°Cに保持しながら、イオンポンプ、ソープショーンポンプなどのオイルを使用しない排気装置135により排気管132を通じて排気し、有機物質の十分少ない雰囲気にした後、排気管をバーナーで熱して溶解させて封じきる。外囲器88の封止後の圧力を維持するために、ゲッター処理を行なうこともできる。これは、外囲器88の封止を行う直前あるいは封止後に、抵抗加熱あるいは高周波加熱等を用いた加熱により、外囲器88内の所定の位置（不図示）に配置されたゲッターを加熱し、蒸着膜を形成する処理である。ゲッターは通常はBa等が主成分であり、該蒸着膜の吸着作用により、外囲器88内の雰囲気を維持するものである。

【0058】次に、単純マトリクス配置の電子源を用いて構成した表示パネルに、NTSC方式のテレビ信号に基づいたテレビジョン表示を行う為の駆動回路の構成例について、図10を用いて説明する。図10において、101は画像表示パネルであり外囲器88に対応する。102は走査回路、103は制御回路、104はシフトレジスタである。105はラインメモリ、106は同期信号分離回路、107は変調信号発生器、VxおよびVaは直流電圧源である。表示パネル101は、端子Dox1乃至Doxm、端子Doy1乃至Dym、及び高圧端子Hvを介して外部の電気回路と接続している。端子Dox1乃至Doxmには、表示パネル内に設けられている電子源、即ち、M行N列の行列状にマトリクス配線された表面伝導型電子放出素子群を一行（N素子）ずつ順次駆動する為の走査信号が印加される。端子Dy1乃至Dynには、前記走査信号により選択された一行の表面伝導型電子放出素子の各素子の出力電子ビームを制御する為の変調信号が印加される。高圧端子Hvには、直流電圧源Vaより、例えば10kVの直流電圧が供給されるが、これは表面伝導型電子放出素子から放出される電子ビームに蛍光体を励起するのに十分なエネルギーを付与する為の加速電圧である。走査回路102について説明する。同回路は、内部にM個のスイッチング素子を備えたもので（図中、S1乃至Smで模式的に示している）ある。各スイッチング素子は、直流電圧源Vxの出力電圧もしくは0V（グランドレベル）のいずれか一方を選択し、表示パネル101の端子Dx1乃至Dxmと電気的に接続さ

れる。S1乃至Smの各スイッチング素子は、制御回路103が出力する制御信号T scanに基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0059】直流電圧源Vxは、本例の場合には表面伝導型電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するよう設定されている。制御回路103は、外部より入力する画像信号に基づいて適切な表示が行なわれるよう各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号T syncに基づいて、各部に対してT scanおよびT s ftおよびT mryの各制御信号を発生する。同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路である。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上T sync信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【0060】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル／パラレル変換するためのもので、前記制御回路103より送られる制御信号T s ftに基づいて動作する（即ち、制御信号T s ftは、シフトレジスタ104のシフトクロックであるということもできる。）。シリアル／パラレル変換された画像1ライン分（電子放出素子N素子分の駆動データに相当）のデータは、I'd1乃至I'dnのN個の並列信号として前記シフトレジスタ104より出力される。

【0061】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路103より送られる制御信号T mryに従って適宜I'd1乃至I'dnの内容を記憶する。記憶された内容は、I'd1乃至I'dnとして出力され、変調信号発生器107に入力される。変調信号発生器107は、画像データI'd1乃至I'dnの各々に応じて表面伝導型電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子Doy1乃至Doynを通じて表示パネル101内の表面伝導型電子放出素子に印加される。

【0062】前述したように、本発明を適用可能な電子放出素子は放出電流Ieに対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧Vthがあり、Vth以上の電圧を印加された時の電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、

例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値Vmを変化させることにより出力電子ビームの強度を制御することが可能である。また、パルスの幅Pwを変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0063】パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。シフトレジスタ104やラインメモリ105は、デジタル信号式のものをもアナログ信号式のものをも採用できる。画像信号のシリアル／パラレル変換や記憶が所定の速度で行なわれば良いからである。

【0064】デジタル信号式を用いる場合には、同期信号分離回路106の出力信号DATAをデジタル信号化する必要があるが、これには106の出力部にA/D変換器を設ければ良い。これに連してラインメモリ105の出力信号がデジタル信号かアナログ信号かにより、変調信号発生器107に用いられる回路が若干異なものとなる。即ち、デジタル信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器および発振器の出力する波数を計数する計数器（カウンタ）及び計数器の出力値と前記メモリの出力値を比較する比較器（コンパレータ）を組み合せた回路を用いる。必要に応じて、比較器の出力するパルス幅変調された変調信号を表面伝導型電子放出素子の駆動電圧にまで電圧増幅するための増幅器を付加することもできる。

【0065】アナログ信号を用いた電圧変調方式の場合、変調信号発生器107には、例えばオペアンプなどを用いた増幅回路を採用でき、必要に応じてレベルシフト回路などを付加することもできる。パルス幅変調方式の場合には、例えば、電圧制御型発振回路（VOC）を採用でき、必要に応じて表面伝導型電子放出素子の駆動電圧まで電圧増幅するための増幅器を付加することもできる。このような構成をとり得る本発明を適用可能な画像表示装置においては、各電子放出素子に、容器外端子Dox1乃至Doxm、Doy1乃至Doynを介して電圧を印加することにより、電子放出が生ずる。高圧端子Hvを介してメタルバック85、あるいは透明電極（不図示）

に高圧を印加し、電子ビームを加速する。加速された電子は、蛍光膜84に衝突し、発光が生じて画像が形成される。

【0066】次に、はしご型配置の電子源及び画像形成装置について図13及び図14を用いて説明する。

【0067】図13は、はしご型配置の電子源の一例を示す模式図である。図13において、110は電子源基板、74は電子放出素子である。112、Dx1～Dx10は、電子放出素子74を接続するための共通配線である。電子放出素子74は、基板110上に、X方向に並列に複数個配されている（これを素子行と呼ぶ）。この素子行が複数個配されて、電子源を構成している。各素子行の共通配線間に駆動電圧を印加することで、各素子行を独立に駆動させることができる。即ち、電子ビームを放出させたい素子行には、電子放出しきい値以上の電圧を、電子ビームを放出しない素子行には、電子放出しきい値以下の電圧を印加する。各素子行間の共通配線Dx2～Dx9は、例えばDx2、Dx3を同一配線とすることもできる。

【0068】図14は、はしご型配置の電子源を備えた画像形成装置におけるパネル構造の一例を示す模式図である。120はグリッド電極、121は電子が通過するため空孔、122はDox1、Dox2、…、Doxmよりなる容器外端子である。123は、グリッド電極120と接続されたG1、G2、…Gnからなる容器外端子、124は各素子間の共通配線を同一配線とした電子源基板である。図14においては、図8、図13に示した部位と同じ部位には、これらの図に付したのと同一の符号を付している。ここに示した画像形成装置と、図8に示した単純マトリクス配置の画像形成装置との大きな違いは、電子源基板110とフェースプレート86の間にグリッド電極120を備えているか否かである。図14においては、基板110とフェースプレート86の間にグリッド電極120が設けられている。グリッド電極120は、表面伝導型放出素子から放出された電子ビームを変調するためのものであり、はしご型配置の素子行と直交して設けられたストライプ状の電極に電子ビームを通過させるため、各素子に対応して1個ずつ円形の開口121が設けられている。グリッドの形状や設置位置は図14に示したものに限定されるものではない。例えば、開口としてメッシュ状に多数の通過口を設けることもでき、グリッドを表面伝導型放出素子の周囲や近傍に設けることもできる。容器外端子122およびグリッド容器外端子123は、不図示の制御回路と電気的に接続されている。本例の画像形成装置では、素子行を1列ずつ順次駆動（走査）していくのと同期してグリッド電極列に画像1ライン分の変調信号を同時に印加する。これにより、各電子ビームの蛍光体への照射を制御し、画像を1ラインずつ表示することができる。

【0069】ここで述べた画像形成装置の構成は、本發

明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式など他、これよりも、多数の走査線からなるTV信号（例えば、高品位TV）方式をも採用できる。

【0070】本発明の画像形成装置は、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置の他、感光性ドラム等を用いて構成された光プリンターとしての画像形成装置等としても用いることができる。

【0071】

【実施例】以下、具体的な実施例を挙げて本発明を詳しく説明するが、本発明はこれら実施例に限定されるものではなく、本発明の目的が達成される範囲内での各要素の置換や設計変更がなされたものをも包含する。

【0072】【実施例1】本発明にかかる基本的な表面伝導型電子方式素子の構成は、図1と同様である。

【0073】以下、図1を用いて本発明に関する素子の基本的な構成及び製造法を説明する。

【0074】図1において1は基板、2と3は素子電極、4は導電性微粒子膜、5は電子放出部、6は下びき膜、7は酸化ビスマス粒子である。

【0075】以下、順をおって製造方法の説明を図1に基づいて説明する。

【0076】1) 基板1として青板ガラスを用い、脱脂、洗浄後、SiO₂流体コーティング剤（東京応化工業製OCD）にエチレンジアミン四酢酸一ビスマス（EDTA-Bi錯体）水溶液を添加した溶液をスピナーより回転塗布した。その後400°Cで1時間焼成し、膜厚約1000Åの下びき膜6を形成した。

【0077】2) 基板1表面上に素子電極2、3を形成した。素子電極の材料としては導電性を有するものであればよいが、本実施例ではTi/Niとし、膜厚はTi/Ni=5/0.0nmとした。電極間隔は5μmとした。

【0078】3) 微粒子を形成したくないところに、膜厚100nmのCr膜を設け、その後ディッピング法またはスピナー法で有機バラジウム（CCP4230、奥野製薬（株）社製）をスピナーで回転塗布、300°C-20分間の加熱焼成を行った。その後エッチャントによりCrマスクを除去して所望の導電性微粒子膜4を形成した。

【0079】4) 次に、真空容器内で素子電極2、3間に電圧を印加し、導電性微粒子膜4を通電処理（フォーミング処理）することにより、電子放出部5を作製した。フォーミング処理の電圧波形を図4に示す。本実施例では電圧波形のパルス幅T₁を1ミリ秒、T₂を10ミリ秒とし、三角波の波高値（フォーミング時のピーク電圧）を漸増させ、フォーミング処理は約1×10⁻⁶Torrの真空雰囲気下で行った。なお、フォーミング処

理の終了は、抵抗測定パルスでの測定値が、約 $1\text{M}\Omega$ 以上になった時とし、同時に素子への電圧の印加を終了した。

【0080】5) 以上のようにして作製された素子についてその電子放出特性を測定した。本電子放出素子の電極2および3の間に素子電圧を印加し、素子電流 I_f 、放出電流 I_e を測定したところ、 I_f が 1mA 、 I_e が $0.5\mu\text{A}$ となり、電子放出効率 $\eta = I_e / I_f (\%)$ は 0.05% であった。

【0081】こうして作製した素子と、比較として BiO を含まない下びき膜を形成した素子とについて電気的な耐熱温度測定を行った。測定は $\text{H}_2/\text{N}_2 = 2\% / 98\%$ 混合ガス中の大気圧還元雰囲気下で、素子を加熱しながら電気抵抗値を測定することによって行った。これらの導電性薄膜の電気的な耐熱温度を測定した結果を図15に示す。

【0082】図15から明らかなように、温度変化による電気抵抗値変化の現象としては、まず室温では還元雰囲気による $\text{PdO} \rightarrow \text{Pd}$ の還元が進行するため、電気抵抗値が低下する。その後、金属の温度特性による電気抵抗値のわずかな上昇が続く。そしてある温度以上になると、導電性薄膜の凝集と思われる現象によって、電気抵抗値が急激に高くなる。

【0083】図15より、電気抵抗値が急激に上昇はじめる温度を見ると、 BiO を添加した素子の方がその温度が高くなかった。即ち、電気的な耐熱温度が高くなっていることが示された。

【0084】[実施例2] 実施例1と同様にして得られた下びき膜、及び、素子電極2、3を形成した石英基板1上に、実施例1と同様にして Pt からなる導電性微粒子膜6を形成した。

【0085】さらに実施例1と同様なフォーミング処理を行うことによって電子放出部5を形成した。

【0086】こうして作製した素子と、比較として BiO を含まない下びき膜を形成した素子とについて実施例1と同様にして、電気的な耐熱温度測定を行ったところ、実施例1と同様の効果が得られた。

【0087】[実施例3] 実施例1と同様にして得られた下びき膜、及び、素子電極2、3を形成した石英基板1上に、実施例1と同様にして Pt からなる導電性微粒子膜6を形成した。さらに実施例1と同様なフォーミング処理を行うことによって、電子放出が見られることを確認した。アノード電極5・4の代わりに、前述した蛍光膜とメタルバックを有するフェースプレートを真空装置内に配置した。こうして電子源からの電子放出を試みたところ、蛍光膜の一部が発光し、素子電流 I_e に応じて発光の強さが変化した。こうして本素子が発光表示素子として機能することがわかった。

【0088】[実施例4] 実施例1と同様にして得られた電子放出素子を複数ならべてマトリクス状に形成した

電子源に、リアプレート81、支持枠82、フェースプレート83を接続し、真空封止して、図9に示した画像形成装置を作製した。図10に示した駆動回路を用いて、NTSC方式のテレビ信号に応じて表示を行った。

【0089】本表示装置においては、とりわけ表面伝導型電子放出素子を電子ビーム源とするディスプレイパネルの薄型化が容易なため、表示装置の奥行きを小さくすることができる。それに加えて、表面伝導型電子放出素子を電子ビーム源とするディスプレイパネルは大画面化が容易で輝度が高く、視野角特性にも優れるため、本表示装置は臨場感にあふれ、迫力に富んだ画像を視認性良く表示することが可能である。

【0090】本実施例における表示装置は、NTSC方式のテレビ信号に応じたテレビ画像を良好に安定して表示することができた。

【0091】

【発明の効果】以上説明したように、少なくとも導電性薄膜4と接する表面に、酸化ビスマスを含む下びき膜を有することにより、電気的な耐熱温度を高めることができます。これにより、製造工程上の制限を緩和することができる。具体的には、素子を製造する際の安定化工程や画像形成装置製造の際に耐熱度付近まで真空容器を加熱して容器内の有機物質を排気することができる。

【0092】したがって、素子の耐熱温度によって制限されるような温度制御や工程を省くことによる製造コストの低減が図られたり、ベーキング(加熱)温度の高温化による素子特性の安定化や長寿命などの効果も奏する。

【図面の簡単な説明】

【図1】本発明の実施形態及び実施例による表面伝導型電子放出素子の構成を示す模式的平面図である。

【図2】本発明の実施形態による垂直型表面伝導型電子放出素子の構成を示す模式図である。

【図3】本発明の実施形態及び実施例による表面伝導型電子放出素子の製造方法を示す模式図である。

【図4】本発明の実施形態及び実施例による表面伝導型電子放出素子の製造に際して採用できる通電フォーミング処理における電圧波形の一例を示す模式図である。

【図5】測定評価機能を備えた真空処理装置の一例を示す模式図である。

【図6】本発明の実施形態及び実施例による表面伝導型電子放出素子についての放出電流 I_e 、素子電流 I_f と素子電圧 V_f の関係の一例を示すグラフである。

【図7】本発明の実施形態及び実施例による単純マトリクス配置した電子源を示す模式図である。

【図8】本発明の実施形態及び実施例による画像形成装置の表示パネルを示す模式図である。

【図9】蛍光膜一例を示す模式図である。

【図10】画像形成装置にNTSC方式のテレビ信号に応じて表示を行なうための駆動回路の一例を示すブロック

ク図である。

【図1 1】本発明の実施形態による画像形成装置の製造装置の概念図である。

【図1 2】本発明の実施形態によるフォーミングのための装置の概念図である。

【図1 3】本発明の実施形態による梯子配置の電子源の一例を示す模式図である。

【図1 4】本発明の実施形態による画像形成装置の表示パネルの一例を示す模式図である。

【図1 5】本発明の表面伝導型電子放出素子及び従来の表面伝導型電子放出素子の電気的な耐熱温度の一例を示すグラフである。

【図1 6】従来の表面伝導型電子放出素子の一例を示す模式図である。

【符号の説明】

- 1 基板
- 2, 3 素子電極
- 4 導電性薄膜
- 5 電子放出部
- 6 下びき膜
- 7 酸化ビスマス粒子
- 21 段差形成部
- 50 素子電極2・3間の導電性薄膜4を流れる素子電流 I_f を測定するための電流計
- 51 電子放出素子に素子電圧 V_f を印加するための電源
- 53 アノード電極5.4に電圧を印加するための高圧電源
- 54 素子の電子放出部より放出される放出電流 I_e を捕捉するためのアノード電極
- 55 素子の電子放出部5より放出される放出電流 I_e を測定するための電流計
- 56 真空装置

57 排気ポンプ

71 電子源基板

72 X方向配線

73 Y方向配線

74 表面伝導型電子放出素子

75 結線

81 リアプレート

82 支持枠

83 ガラス基板

84 融光膜

85 メタルバック

86 フェースプレート

87 高圧端子

88 外囲器

91 黒色導電材

92 融光体

93 ガラス基板

101 表示パネル

102 走査回路

103 制御回路

104 シフトレジスタ

105 ラインメモリ

106 同期信号分離回路

107 变調信号発生器

V_x および V_a 直流電圧源

110 電子源基板

112 Dx1～Dx10 は、前記電子放出素子を配線するための共通配線

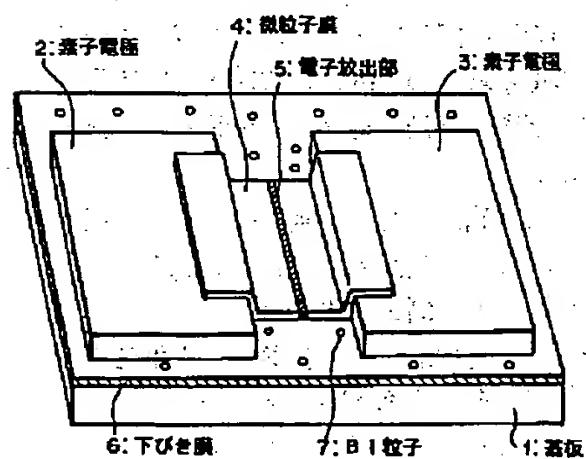
120 グリッド電極

121 電子が通過するため空孔

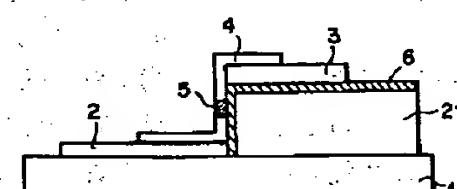
122 Dox1, Dox2, …Doxm よりなる容器外端子

123 グリッド電極120と接続されたG1, G2

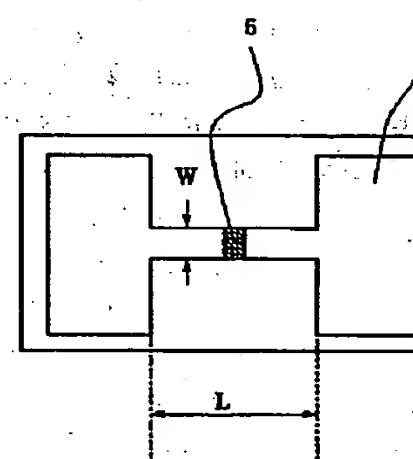
【図1】



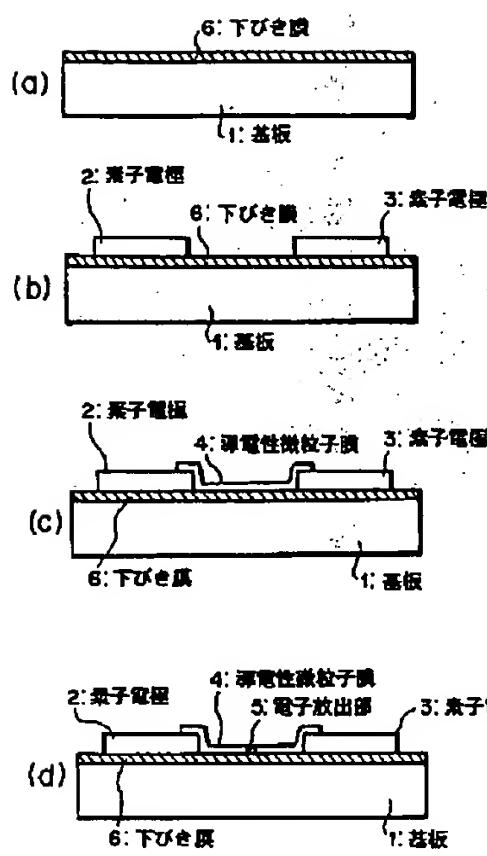
【図2】



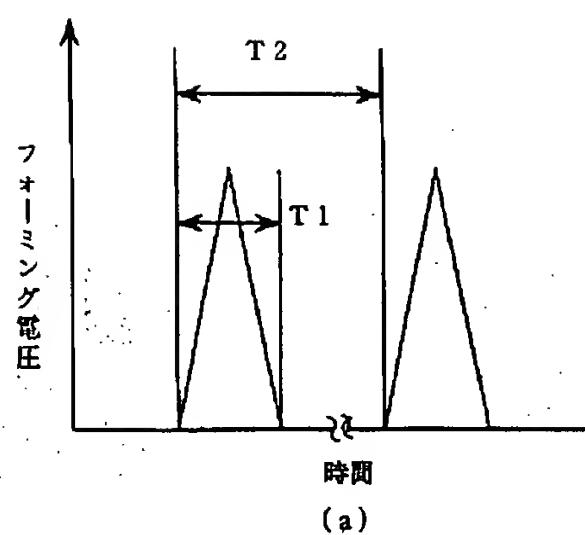
【図16】



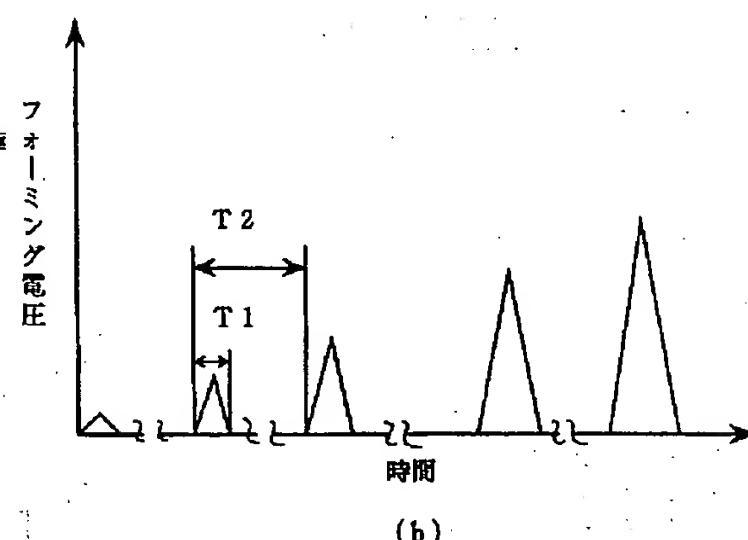
【図3】



【図4】

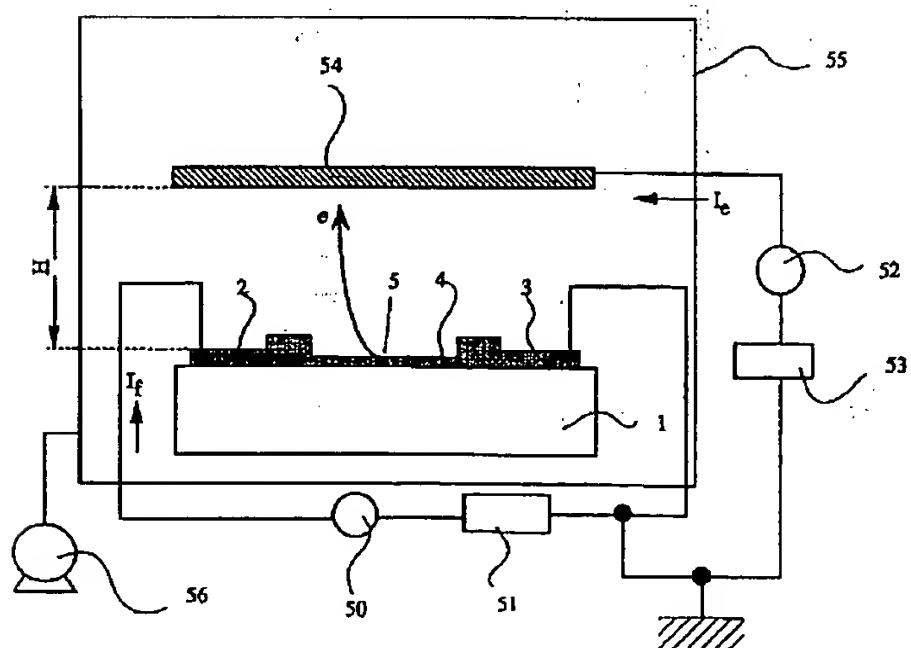


(a)

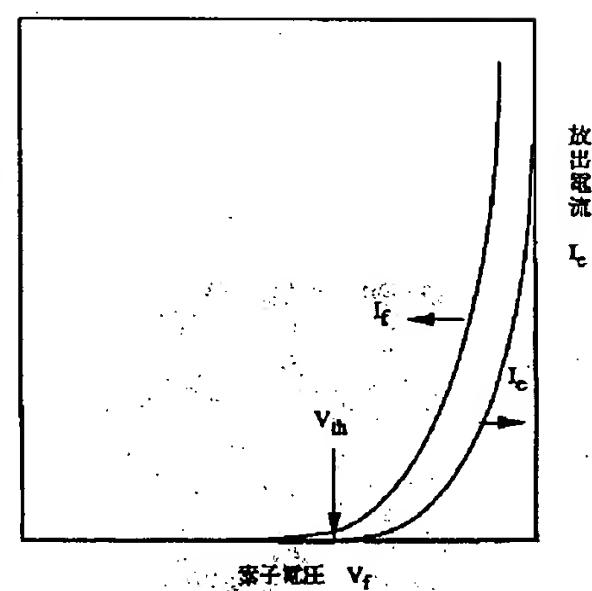


(b)

【図5】

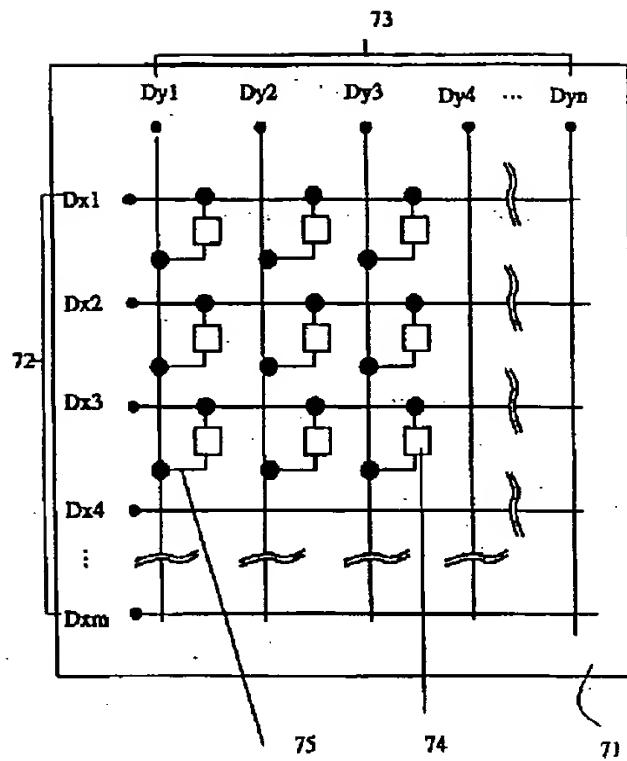


【図6】

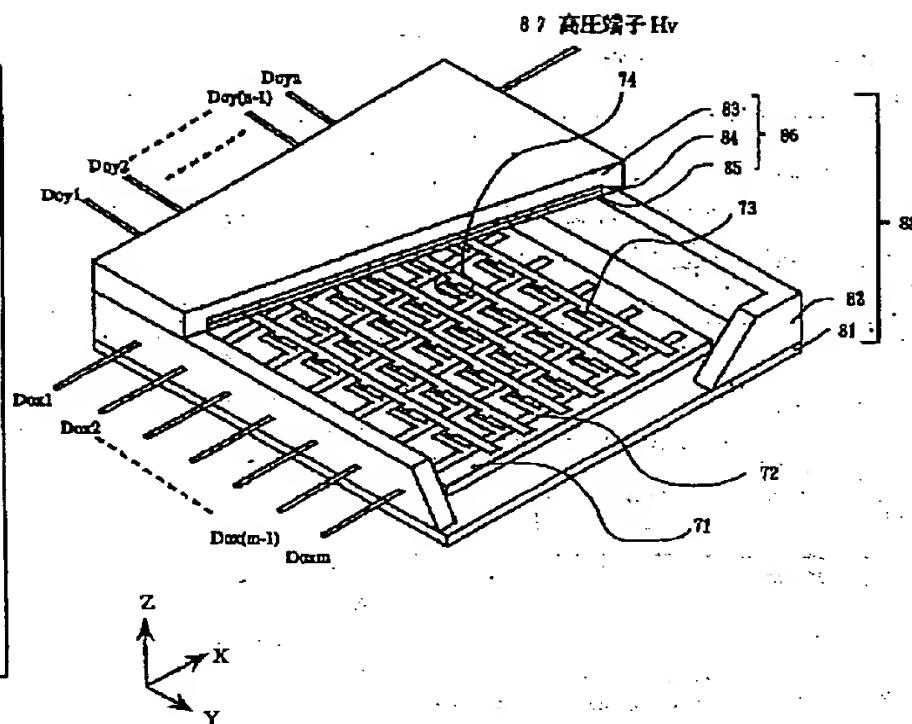


(14) 2000-82384 (P2000-823JL)

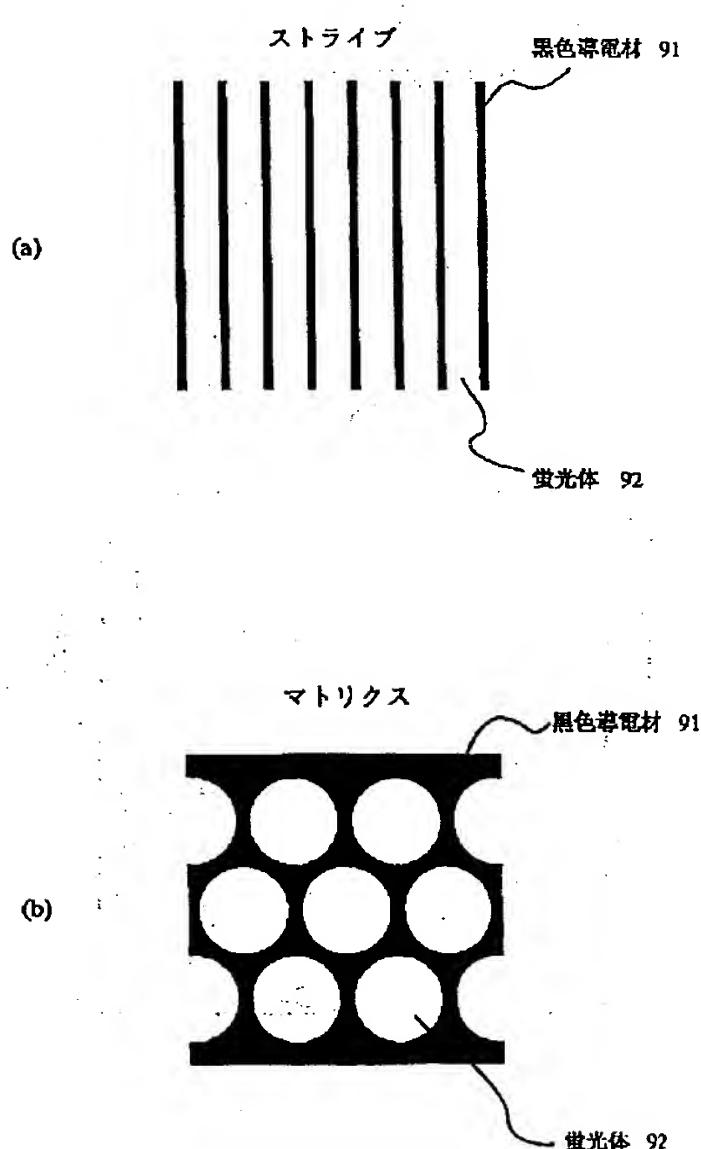
【図7】



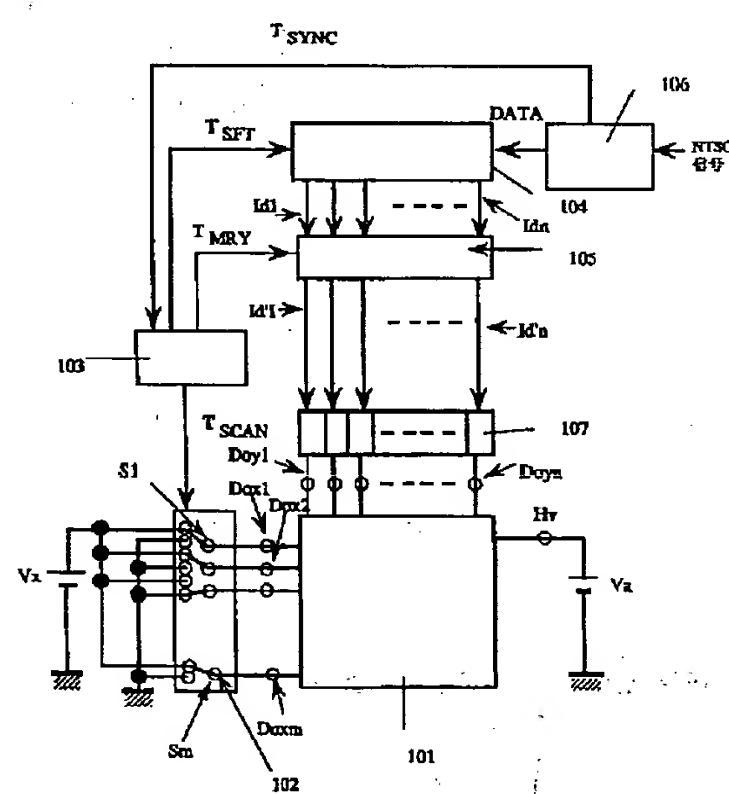
【図8】



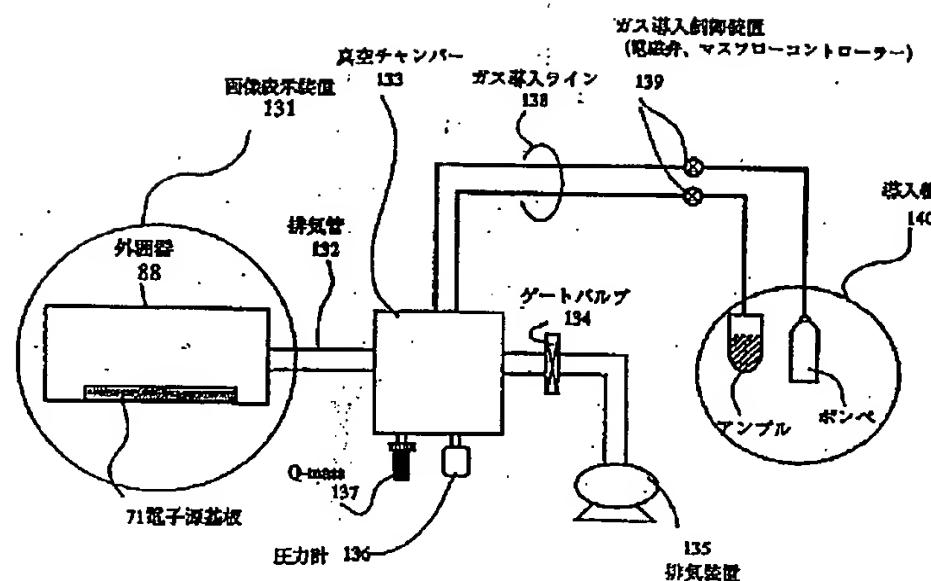
【図9】



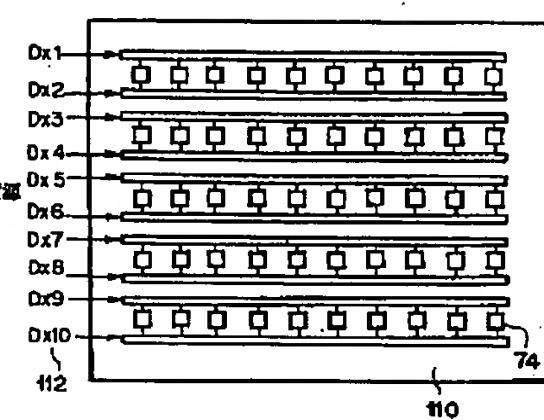
【図10】



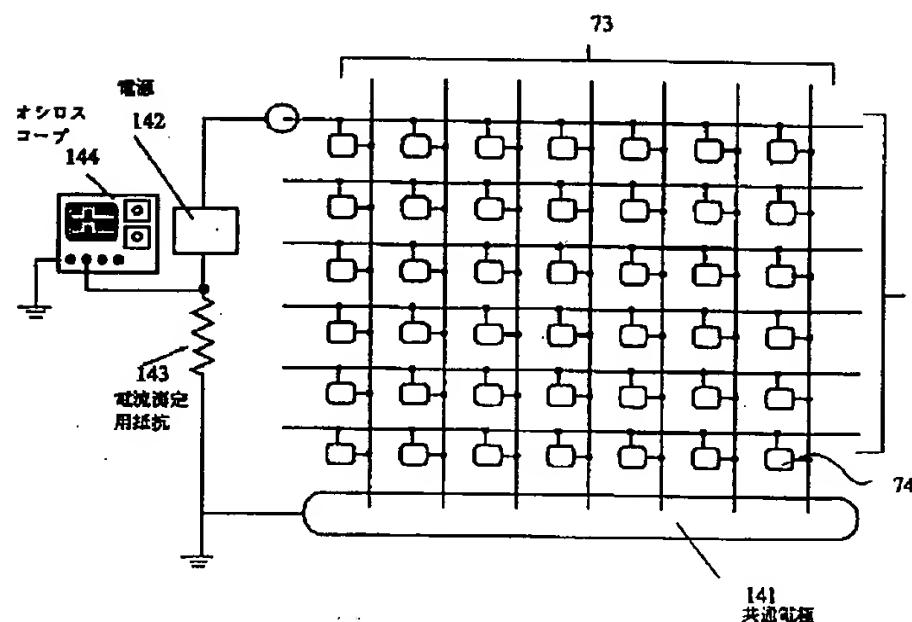
【図11】



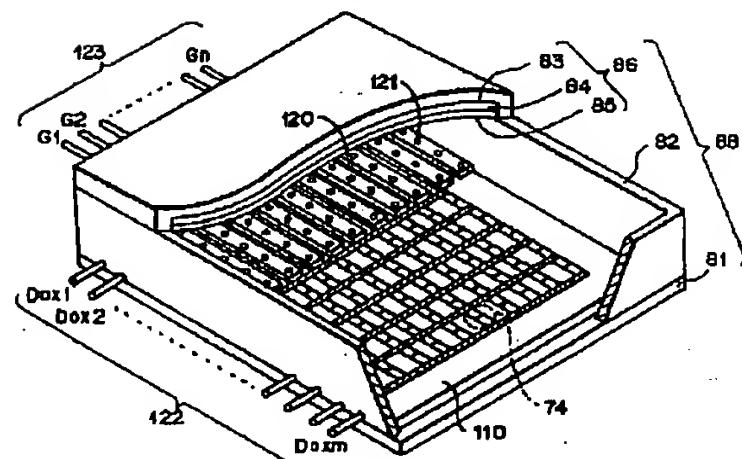
【図13】



【図12】



【図14】



【図15】

